

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

PATENT

In re application of: **Takashi KANO et al.**

Serial Number: Not Yet Assigned

Filed: **August 30, 2001**

For: **METHOD OF FORMING NITRIDE-BASED SEMICONDUCTOR LAYER,
AND METHOD OF MANUFACTURING NITRIDE-BASED SEMICONDUCTOR
DEVICE**

*2/ Priority
Paper
11/3/01
A. K. K.*

JC821 U.S. PTO
09/941982



CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
Washington, D.C. 20231

August 30, 2001

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Appln. No. 2000-265391, filed on September 1, 2000

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,
ARMSTRONG, WESTERMAN, HATTORI
MCLELAND & NAUGHTON, LLP

Atty. Docket No.: 011083
Suite 1000, 1725 K Street, N.W.
Washington, D.C. 20006
Tel: (202) 659-2930
Fax: (202) 887-0357
WGK/yap

William G. Kratz, Jr.
Reg. No. 22,631

日 本 国 特 許 庁
JAPAN PATENT OFFICE

JC821 U.S. PTO
09/941982
08/30/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 9月 1日

出 願 番 号

Application Number:

特願2000-265391

出 願 人

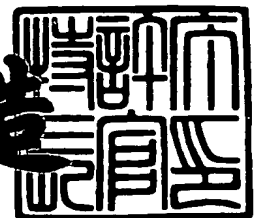
Applicant(s):

三洋電機株式会社

2001年 5月18日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3041426

【書類名】 特許願

【整理番号】 NBA1001022

【提出日】 平成12年 9月 1日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 33/00

【発明者】

 【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会
社内

 【氏名】 狩野 隆司

【発明者】

 【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会
社内

 【氏名】 大保 広樹

【発明者】

 【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会
社内

 【氏名】 林 伸彦

【特許出願人】

 【識別番号】 000001889

 【氏名又は名称】 三洋電機株式会社

【代理人】

 【識別番号】 100098305

 【弁理士】

 【氏名又は名称】 福島 祥人

 【電話番号】 06-6330-5625

【選任した代理人】

 【識別番号】 100109438

 【弁理士】

 【氏名又は名称】 大月 伸介

【手数料の表示】

【予納台帳番号】 032920

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0006012

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 窒化物系半導体層の形成方法および窒化物系半導体素子の製造方法

【特許請求の範囲】

【請求項1】 基板上に $Al_X Ga_{1-X} N$ ($0 \leq X \leq 1$) からなるバッファ層を $7 \text{ \AA} / \text{sec}$ 以上の成長速度で成長させ、前記バッファ層上に $Al_a B_b In_c Tl_d Ga_{1-a-b-c-d} N$ ($0 \leq a < 1$, $0 \leq b < 1$, $0 \leq c < 1$, $0 \leq d < 1$, $a + b + c + d < 1$) からなる窒化物系半導体層を成長させることを特徴とする窒化物系半導体層の形成方法。

【請求項2】 前記バッファ層を $51 \text{ \AA} / \text{sec}$ 以下の成長速度で成長させることを特徴とする請求項1記載の窒化物系半導体層の形成方法。

【請求項3】 前記バッファ層を $16 \text{ \AA} / \text{sec}$ 以上 $42 \text{ \AA} / \text{sec}$ 以下の成長速度で成長させることを特徴とする請求項1記載の窒化物系半導体層の形成方法。

【請求項4】 前記バッファ層を $25 \text{ \AA} / \text{sec}$ 以上 $29 \text{ \AA} / \text{sec}$ 以下の成長速度で成長させることを特徴とする請求項1記載の窒化物系半導体層の形成方法。

【請求項5】 前記バッファ層の成長速度は前記バッファ層の成長時に供給するIII族元素の供給量により調整することを特徴とする請求項1～4のいずれかに記載の窒化物系半導体層の形成方法。

【請求項6】 基板上に $Al_X Ga_{1-X} N$ ($0 \leq X \leq 1$) からなるバッファ層を $7 \text{ \AA} / \text{sec}$ 以上の成長速度で成長させる工程と、

前記バッファ層上に能動素子領域を含み $Al_a B_b In_c Tl_d Ga_{1-a-b-c-d} N$ ($0 \leq a < 1$, $0 \leq b < 1$, $0 \leq c < 1$, $0 \leq d < 1$, $a + b + c + d < 1$) からなる窒化物系半導体層を成長させる工程とを備えたことを特徴とする窒化物系半導体素子の製造方法。

【請求項7】 前記バッファ層を $51 \text{ \AA} / \text{sec}$ 以下の成長速度で成長させることを特徴とする請求項6記載の窒化物系半導体素子の製造方法。

【請求項8】 前記バッファ層を $16 \text{ \AA} / \text{sec}$ 以上 $42 \text{ \AA} / \text{sec}$ 以下の

成長速度で成長させることを特徴とする請求項6記載の窒化物系半導体素子の製造方法。

【請求項9】 前記バッファ層を $25\text{ \AA}/\text{sec}$ 以上 $29\text{ \AA}/\text{sec}$ 以下の成長速度で成長させることを特徴とする請求項6記載の窒化物系半導体素子の製造方法。

【請求項10】 前記バッファ層を成長させる工程は、前記バッファ層の成長時に供給するIII族元素の供給量により前記バッファ層の成長速度を調整する工程を含むことを特徴とする請求項6～9のいずれかに記載の窒化物系半導体素子の製造方法。

【請求項11】 前記バッファ層を成長させる工程は、 50 \AA 以上 300 \AA 以下の膜厚で前記バッファ層を成長させる工程を含むことを特徴とする請求項6～10のいずれかに記載の窒化物系半導体素子の製造方法。

【請求項12】 前記バッファ層を成長させる工程は、 500°C 以上 700°C 以下の基板温度で前記低温バッファ層を成長させる工程を含むことを特徴とする請求項6～11のいずれかに記載の窒化物系半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、 GaN （窒化ガリウム）、 AlN （窒化アルミニウム）、 InN （窒化インジウム）もしくは TlN （窒化タリウム）またはこれらの混晶等のIII-V族窒化物系半導体（以下、窒化物系半導体と呼ぶ）からなる化合物半導体層を有する半導体素子の製造方法および窒化物系半導体層の形成方法に関する。

【0002】

【従来の技術】

近年、青色または紫色の光を発する発光ダイオード、半導体レーザー素子等の半導体発光素子として、 GaN 系半導体発光素子の実用化が進んできている。

【0003】

GaN 系半導体発光素子の製造の際には、 GaN からなる基板が存在しないため、サファイア（ Al_2O_3 ）等の絶縁性基板上に GaN 系半導体層をエピタキ

シャル成長させている。

【0004】

ここで、GaNとサファイアとでは格子定数が異なるため、サファイア基板上に、直接高温でGaN系半導体層を成長させることは困難である。このため、サファイア基板上にGaN系半導体層を成長させる際には、まず、基板温度を500～600℃付近としてサファイア基板上に非晶質状態のGaNまたはAlNからなる低温バッファ層を成長させ、この低温バッファ層上に1000℃付近の高温でGaN系半導体層を成長させる。それにより、サファイア基板においてGaN系半導体層の成長が可能となる。

【0005】

例えば、特公平8-8217号においては、基板温度を500℃としてサファイア基板上にGaNを1分間成長させて膜厚200ÅのGaN低温バッファ層を形成することが開示されている。また、特許第3026087号においては、基板温度を650℃としてサファイア基板にAlNを2分間成長させて膜厚300ÅのAlN低温バッファ層を形成することが開示されている。

【0006】

ここで、従来、低温バッファ層は膜厚が200～500Åと小さいため、低温バッファ層の成長時には膜厚を容易に制御するために成長速度を小さくしている。例えば、前述の特公平8-8217号においてはGaN低温バッファ層を3.33Å/secの成長速度で成長させており、特許第3026087号においては2.5Å/secの成長速度で成長させている。なお、このような低温バッファ層の成長速度は、ガリウムおよびアルミニウムの原料ガスの供給量により調整を行っている。

【0007】

低温バッファ層の成長時には、上記のような小さな成長速度で低温バッファ層を成長させるのが一般的である。なお、これまでのところ、低温バッファ層の成長速度によるGaN系半導体層の結晶性への影響に関しては検討されておらず、通常は上記のような小さな成長速度で低温バッファ層を成長させる。

【0008】

【発明が解決しようとする課題】

最適な成長条件、具体的には最適な成長温度、最適な膜厚等の下で成長させた低温バッファ層上にGaN系半導体層を成長させた場合、GaN系半導体層において良好な結晶性および良好な電気特性が実現される。一方、最適な成長条件から逸脱した条件下で成長させた低温バッファ層上にGaN系半導体層を成長させた場合、GaN系半導体層において良好な結晶性および良好な電気特性が得られない。したがって、良好な素子特性および高い信頼性を有する半導体発光素子を製造するためには、最適な成長条件下において低温バッファ層を成長させてその上にGaN系半導体層を成長させる必要がある。

【0009】

しかしながら、このような低温バッファ層の最適な成長条件の範囲は極めて狭い傾向にあるとされており、特に、GaNからなる低温バッファ層においては最適な成長条件が極めて狭い傾向にあるとされている。

【0010】

このため、例えば新規の結晶成長装置においてサファイア基板上にGaN系半導体層を成長させる場合においては、低温バッファ層の最適な成長条件を特定する必要がある。このような低温バッファ層の最適な成長条件の特定には多くの労力と時間を要する。

【0011】

また、低温バッファ層の最適な成長条件を特定してこのような条件となるように結晶成長装置の設定を行っても、結晶成長装置の状態変化に伴って低温バッファ層の成長時における条件が実際には最適な成長条件の範囲から逸脱することがある。このため、良好な結晶性および良好な電気特性を有するGaN系半導体層を再現性よく安定して得ることは困難である。

【0012】

例えば、結晶成長装置において長期にわたって結晶成長工程を繰り返行くと、結晶成長による副生成物が生じてこれが結晶成長装置の反応管に蓄積し反応管の状態を変化させる。このような副生成物による反応管の状態の変化により、低温バッファ層の成長時における条件が最適な成長条件の範囲から逸脱してしまう

。このため、高品質なGa_{1-x}N系半導体層を再現性よく安定して得ることが困難となる。

【0013】

本発明の目的は、高品質な窒化物系半導体層を再現性よく安定して得ることが可能な窒化物系半導体層の形成方法を提供することである。

【0014】

本発明の他の目的は、高品質な窒化物系半導体層を有し良好な素子特性および高い信頼性を有する窒化物系半導体素子を再現性よく安定して製造することが可能な窒化物系半導体素子の製造方法を提供することである。

【0015】

【課題を解決するための手段および発明の効果】

本発明に係る窒化物系半導体層の形成方法は、基板上に $Al_x Ga_{1-x} N$ ($0 \leq x \leq 1$) からなるバッファ層を $7 \text{ \AA} / \text{sec}$ 以上の成長速度で成長させ、バッファ層上に $Al_a B_b In_c Tl_d Ga_{1-a-b-c-d} N$ ($0 \leq a < 1$, $0 \leq b < 1$, $0 \leq c < 1$, $0 \leq d < 1$, $a + b + c + d < 1$) からなる窒化物系半導体層を成長させるものである。

【0016】

本発明に係る窒化物系半導体層の形成方法においては、大きな成長速度でバッファ層を成長させるため、結晶成長装置の状態の変化にかかわらず良好なバッファ層を再現性良く安定して得ることができる。したがって、このようなバッファ層上に窒化物系半導体層を成長させることにより、結晶成長装置の状態が変化した場合においても再現性良く安定して良好な結晶性および電気特性を有する窒化物系半導体層を得ることが可能となる。

【0017】

バッファ層を $51 \text{ \AA} / \text{sec}$ 以下の成長速度で成長させることが好ましい。それにより、結晶成長装置の状態の変化にかかわらず良好なバッファ層を再現性良く安定して得ることができるとともに、バッファ層の膜厚の制御を容易に行うことが可能となる。

【0018】

バッファ層を $16 \text{ \AA} / \text{sec}$ 以上 $42 \text{ \AA} / \text{sec}$ 以下の成長速度で成長させることが好ましい。このような成長速度でバッファ層を成長させることにより、より良好なバッファ層を再現性良く安定して得ることができる。それにより、より良好な結晶性および電気特性を有する窒化物系半導体層を再現性良く安定して形成することが可能となる。

【0019】

さらに、バッファ層を $25 \text{ \AA} / \text{sec}$ 以上 $29 \text{ \AA} / \text{sec}$ 以下の成長速度で成長させることがより好ましい。このような成長速度でバッファ層を成長させることにより、さらに良好なバッファ層を再現性良く安定して得ることが可能となる。それにより、さらに良好な結晶性および電気特性を有する窒化物系半導体層を再現性良く安定して得ることが可能となる。

【0020】

バッファ層の成長速度はバッファ層の成長時に供給するIII族元素の供給量により調整してもよい。それにより、バッファ層の成長速度を容易に調整することが可能となる。

【0021】

本発明に係る窒化物系半導体素子の製造方法は、基板上に $\text{Al}_X \text{Ga}_{1-X} \text{N}$ ($0 \leq X \leq 1$) からなるバッファ層を $7 \text{ \AA} / \text{sec}$ 以上の成長速度で成長させる工程と、バッファ層上に能動素子領域を含み $\text{Al}_a \text{B}_b \text{In}_c \text{Tl}_d \text{Ga}_{1-a-b-c-d} \text{N}$ ($0 \leq a < 1$, $0 \leq b < 1$, $0 \leq c < 1$, $0 \leq d < 1$, $a + b + c + d < 1$) からなる窒化物系半導体層を成長させる工程とを備えたものである。

【0022】

なお、この場合の窒化物系半導体素子の能動素子領域とは、例えば発光ダイオード素子や半導体レーザ素子の発光層や活性層、導波路素子のコア層、PINフォトダイオードのI層、フォトダイオードやHBT（ヘテロ接合バイポーラトランジスタ）のpn接合部分、FET（電界効果型トランジスタ）のチャンネル部分等に相当する。

【0023】

本発明に係る窒化物系半導体素子の製造方法においては、バッファ層を大きな

成長速度で成長させるため、結晶成長装置の状態の変化にかかわらず良好なバッファ層を再現性良く安定して得ることができる。したがって、このようなバッファ層上に能動素子領域を含む窒化物系半導体層を成長させることにより、結晶成長装置の状態が変化した場合においても再現性良く安定して良好な結晶性および電気特性を有する窒化物系半導体層を得ることが可能となる。それにより、良好な素子特性および高い信頼性を有する窒化物系半導体素子を再現性良く安定して製造することが可能となる。

【 0 0 2 4 】

バッファ層を $51 \text{ \AA} / \text{sec}$ 以下の成長速度で成長させることが好ましい。それにより、結晶成長装置の状態の変化にかかわらず良好なバッファ層を再現性良く安定して得ることができるとともに、バッファ層の膜厚の制御を容易に行うことが可能となる。

【 0 0 2 5 】

バッファ層を $16 \text{ \AA} / \text{sec}$ 以上 $42 \text{ \AA} / \text{sec}$ 以下の成長速度で成長させることが好ましい。このような成長速度でバッファ層を成長させることにより、より良好なバッファ層を再現性良く安定して得ることができる。それにより、より良好な結晶性および電気特性を有する窒化物系半導体層を再現性良く安定して形成することが可能となる。

【 0 0 2 6 】

さらに、バッファ層を $25 \text{ \AA} / \text{sec}$ 以上 $29 \text{ \AA} / \text{sec}$ 以下の成長速度で成長させることがより好ましい。このような成長速度でバッファ層を成長させることにより、さらに良好なバッファ層を再現性良く安定して得ることが可能となる。それにより、さらに良好な結晶性および電気特性を有する窒化物系半導体層を再現性良く安定して得ることが可能となる。

【 0 0 2 7 】

バッファ層を成長させる工程は、バッファ層の成長時に供給する III 族元素の供給量によりバッファ層の成長速度を調整する工程を含んでもよい。それにより、バッファ層の成長速度を容易に調整することが可能となる。

【 0 0 2 8 】

バッファ層を成長させる工程は、50 Å以上300 Å以下の膜厚でバッファ層を成長させる工程を含むことが好ましく、さらには100 Å以上200 Å以下の膜厚でバッファ層を成長させる工程を含むことがより好ましい。

【0029】

バッファ層を成長させる工程は、500℃以上700℃以下の基板温度で低温バッファ層を成長させる工程を含むことがより好ましく、さらには550℃以上650℃以下の基板温度で低温バッファ層を成長させる工程を含むことがより好ましい。

【0030】

【発明の実施の形態】

図1は、本発明に係る窒化物系半導体素子の製造方法により製造された窒化物系半導体素子の例を示す模式的な断面図である。なお、ここでは半導体素子として半導体レーザ素子について説明する。

【0031】

図1に示す半導体レーザ素子の作製時には、サファイア基板1上に、例えばMOCVD法（有機金属化学的気相成長法）により、低温バッファ層2、n-GaN層3、クラック防止層4、n-クラッド層5、n-ガイド層6、MQW（多重量子井戸）活性層7、p-キャリアブロック層8、p-ガイド層9、p-クラッド層10およびp-コンタクト層11を順に成長させる。

【0032】

この場合、MQW活性層7は、4つの障壁層7aと3つの井戸層7bとが交互に積層されてなるMQW（多重量子井戸）構造を有する。

【0033】

各層2～11の成長時の基板温度、膜厚および成長時に用いる原料ガスは表1に示すとおりである。

【0034】

【表 1】

名称	組成	膜厚	成長時の 基板温度 (°C)	原料ガス
低温バッファ層2	$\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}$	140 Å	600	TMG, TMA, NH_3
n-GaN層3	$\text{Si}^{+}\text{-}\text{Ga}\text{N}$	4.50 μm	1080	TMG, NH_3
クラック防止層4	$\text{Si}^{+}\text{-}\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}$ $\text{Si}^{+}\text{-}\text{Ga}\text{N}$	0.18 μm (各30 Å, 31対)	} 1080	TMG, TMA, NH_3 , SiH_4
n-クラッド層5	$\text{Si}^{+}\text{-}\text{Ga}\text{N}$	1.00 μm		
n-ゲイト層6	$\text{Si}^{+}\text{-}\text{Ga}\text{N}$	0.100 μm	1080	TMG, NH_3 , SiH_4
MQW活性層7 障壁層7a 井戸層7b	$\text{Si}^{+}\text{-}\text{In}_{0.05}\text{Ga}_{0.95}\text{N}$ $\text{Si}^{+}\text{-}\text{In}_{0.13}\text{Ga}_{0.87}\text{N}$	各130 Å (4層) 各50 Å (3層)	} 800	TEG, TMI, NH_3 , SiH_4
p-キャリアブロック層8	$\text{Mg}^{+}\text{-}\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$	200 Å		
p-ゲイト層9	$\text{Mg}^{+}\text{-}\text{Ga}\text{N}$	0.100 μm	1080	TMG, NH_3 , Cp_2Mg
p-クラッド層10	$\text{Mg}^{+}\text{-}\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}$	0.28 μm	1080	TMG, TMA, NH_3 , Cp_2Mg
p-コンタクト層11	$\text{Mg}^{+}\text{-}\text{Ga}\text{N}$	0.05 μm	1080	TMG, NH_3 , Cp_2Mg

【 0 0 3 5 】

なお、表 1 に示す原料ガスにおいて、TMG はトリメチルガリウムを示し、TMA はトリメチルアルミニウムを示し、TEG はトリエチルガリウムを示し、TMI はトリメチルインジウムを示している。この場合、TMG および TEG はガリウムの供給源であり、TMA はアルミニウムの供給源であり、TMI はインジウムの供給源であり、 NH_3 は窒素の供給源である。また、 SiH_4 (シランガス) は n 型のドーパントガスであり n 型ドーパントである Si の供給源となる。一方、 Cp_2Mg (シクロペンタジエニルマグネシウム) は p 型ドーパントガス

であり、p型のドーパントであるMgの供給源となる。

【0036】

上記において、サファイア基板1上に低温バッファ層2を成長させる際には、低温バッファ層2の成長速度が $25 \sim 30 \text{ \AA} / \text{sec}$ ($9 \sim 11 \mu\text{m} / \text{h}$)となるようにIII族元素の供給源であるTMGおよびTMAの供給量を調節する。

【0037】

前述のように、従来の半導体レーザ素子の製造時においては、特公平8-8217号に開示されている $3.33 \text{ \AA} / \text{sec}$ や特許第3026087号に開示されている $2.5 \text{ \AA} / \text{sec}$ のような小さな成長速度で低温バッファ層を成長させる。これに対して、本例においては、従来の約10倍程度の大きな成長速度で低温バッファ層2を成長させている。

【0038】

このような大きな成長速度で成長させることにより、この場合においては、MOCVD装置の状態の変化にかかわらず良好な低温バッファ層2を得ることができる。したがって、このような低温バッファ層2上に各層3~11を成長させることにより、MOCVD装置の状態が変化した場合においても再現性よく安定して良好な結晶性および電気特性を有する各層3~11を得ることが可能となる。

【0039】

例えば、前述のように、MOCVD装置において結晶成長を長期に渡って繰り返し行くとMOCVD装置の反応管に副生成物が蓄積して反応管の状態が変化する。ここで、この場合においては、上記のような大きな成長速度で低温バッファ層2を成長させることにより、このように反応管の状態が変化しても、良好な低温バッファ層2を再現性よく安定して得ることができる。したがって、このような低温バッファ層2上に成長させた各層3~11において、良好な結晶性および電気特性を再現性よく安定して実現することができる。

【0040】

また、新規のMOCVD装置を用いて結晶成長を行う場合においては、上記のような大きな成長速度で低温バッファ層2を成長させることにより、成長条件を詳細に特定しなくても再現性よく安定して良好な低温バッファ層2を得ることが

可能となる。このような低温バッファ層 2 上に成長させた各層 3 ~ 1 1 においては良好な結晶性および電気特性が実現できる。このように、この場合においては、低温バッファ層 2 の最適な成長条件を詳細に特定しなくても再現性よく安定して良好な結晶性および電気特性を有する各層 3 ~ 1 1 が得られるため、低温バッファ層 2 の成長条件の特定に要する労力および時間が不要となる。

【 0 0 4 1 】

上記のようにしてサファイア基板 1 上に各層 3 ~ 1 1 を成長させた後、p-コンタクト層 1 1 から n-GaN 層 3 までの一部領域をエッチングにより除去して n-GaN 層 3 の一部領域を露出させる。

【 0 0 4 2 】

さらに、p-コンタクト層 1 1 の所定領域に p 電極 1 2 を形成するとともに、露出した n-GaN 層 3 の所定領域上に n 電極 1 3 を形成する。

【 0 0 4 3 】

以上のようにして、図 1 に示す半導体レーザ素子が作製される。

上記の半導体レーザ素子の製造方法においては、低温バッファ層 2 の成長時の成長速度を大きくしているため、再現性よく安定して結晶性および電気特性の良好な各層 3 ~ 1 1 を得ることが可能である。したがって、このような製造方法によれば、良好な素子特性および高い信頼性を有する半導体レーザ素子を結晶装置の状態の変化に関わらず安定して再現性よく製造することが可能となる。

【 0 0 4 4 】

次に、低温バッファ層の成長速度と低温バッファ層上に形成される半導体層の結晶性との関係について検討した結果について説明する。

【 0 0 4 5 】

ここでは、TMGおよびTMAの供給量を種々変化させることにより成長時の成長速度がそれぞれ異なる複数の低温バッファ層をサファイア基板上に形成し、さらに、各低温バッファ層上にGaN層を成長させた。そして、各GaN層の結晶性をX線回折ピークの半値幅に基づいて評価した。以下に、詳細を説明する。

【 0 0 4 6 】

この場合においては、まず、MOCVD装置内にサファイア基板を配置すると

ともに装置内に H_2 を供給してサファイア基板を H_2 雰囲気中で $1120^{\circ}C$ まで昇温した。このようにしてサファイア基板の表面を H_2 クリーニングした。その後、基板温度を $600^{\circ}C$ まで下げるとともに、 NH_3 、TMGおよびTMAを所定の供給量で供給して $Al_{0.6}Ga_{0.4}N$ からなる低温バッファ層を膜厚 120 \AA 程度成長させた。

【0047】

なお、この場合においては、 NH_3 の供給量は一定としてTMGおよびTMAの供給量を種々変化させることにより、成長速度がそれぞれ異なる複数の低温バッファ層を成長させた。

【0048】

上記のようにして低温バッファ層を成長させた後、TMGおよびTMAの供給を停止して NH_3 のみを供給した状態で基板温度を $1080^{\circ}C$ にまで昇温した。そして、基板温度が $1080^{\circ}C$ で安定した時点で再びTMGを供給し、膜厚 $4\text{ }\mu\text{m}$ のGaN層を低温バッファ層上に成長させた。さらに、このようにして成長させたGaN層のX線回折ピークの半値幅を測定し、GaN層の結晶性を調べた。

【0049】

以上のような低温バッファ層上にGaN層を成長させる工程を、各成長速度について長期に渡って繰り返して行った。その結果を図2に示す。

【0050】

図2に示すように、低温バッファ層の成長速度が $7\sim 51\text{ \AA}/\text{sec}$ の範囲においては、低温バッファ層上に形成されたGaN層のX線半値幅が 400 sec 以下と小さく、良好な結晶性を有するGaN層が再現性よく安定して得られる。

【0051】

特に、低温バッファ層の成長速度が $16\sim 42\text{ \AA}/\text{sec}$ の範囲においてはX線半値幅が 300 sec 程度であり、良好な結晶性を有するGaN層が再現性よく得られる。さらに、低温バッファ層の成長速度が $25\sim 29\text{ \AA}/\text{sec}$ の範囲においてはX線半値幅が 250 sec 程度であり、より良好な結晶性を有するGaN層が再現性よく得られる。このように、低温バッファ層の成長速度が上記の範囲においては、高品質なGaN層が再現性よく安定して得られることがわかっ

た。

【0052】

また、倍率が2000000倍程度の透過電子顕微鏡（TEM）によりGaNの<11-20>方向から低温バッファ層とGaN層との界面断面観察すると下記の特徴がみられた。

【0053】

まず、低温バッファ層の成長速度が7 Å/secの場合では、低温バッファ層の断面は不規則なコントラストを示している。さらに、低温バッファ層とGaNとの界面は不規則である。このため、GaNの成長初期で発生した欠陥はGaN層の中で残留しGaN層での貫通欠陥が多くなる。このため、X線半値幅が400 secとなる。また、GaN層の表面での欠陥をエッチピット密度で調べたところエッチピット密度は $4 \times 10^9 \text{ cm}^{-2}$ である。

【0054】

次に、低温バッファ層の成長速度が25 Å/secの場合では、低温バッファ層の断面はC面方向つまりサファイア基板と平行な方向に線状のコントラストが多数存在する。

【0055】

また、低温バッファ層とGaNとの界面において、低温バッファ層の上にサファイア基板と約60°の角度をなす両斜辺とサファイア基板と平行な上辺および底辺からなる台形が見られる。これは低温バッファ層上に存在するため成長初期のGaNでの欠陥と考えられる。

【0056】

このGaN成長初期での欠陥により形成される台形の斜辺の方向をGaNの格子定数より割り出すとサファイア基板と約60°をなすのでGaNの(-1101)面と等価な面となる。台形の上辺はサファイア基板と平行なのでGaNの(0001)面となる。GaNは六角対称なのでこの欠陥により形成される台形を立体的に示すとGaNの(-1101)面と等価な6個の側面とGaNの(0001)面の上面からなる六角錐状の形状を構成していることになる。

【0057】

つまり、低温バッファ層の成長速度が $25 \text{ \AA} / \text{sec}$ の場合は GaN の成長初期で発生した欠陥が GaN の (-1101) 面と等価な6個の側面と GaN の (0001) 面の上面からなる六角錐の方向に曲がり、相殺することにより GaN 成長初期で発生した欠陥が減少し X線半値幅が 250 sec と良好な GaN 層が得られると考えられる。また、 GaN 層の表面での欠陥をエッチピット密度で調べたところエッチピット密度は $1 \times 10^9 \text{ cm}^{-2}$ 弱と少ない。

【0058】

上記のような低温バッファ層および GaN 層の成長工程を長期に渡り繰り返して行くと、結晶成長による副生成物が MOCVD 装置の反応管に蓄積して装置の反応管の状態が変化する。しかしながら、上記のような成長速度の範囲で低温バッファ層を成長させることにより、MOCVD 装置の状態が変化しても長期に渡り再現性よく安定して高品質の GaN 層が得られることがわかった。

【0059】

以上のことから、半導体レーザ素子の作製時においては、低温バッファ層の成長速度を $7 \sim 51 \text{ \AA} / \text{sec}$ の範囲、好ましくは $16 \sim 42 \text{ \AA} / \text{sec}$ の範囲、より好ましくは $25 \sim 29 \text{ \AA} / \text{sec}$ の範囲とする。それにより、良好な低温バッファ層を得ることができるとともに、低温バッファ層上に成長させた各層において再現性よく良好な結晶性および電気特性を実現することが可能となる。このため、良好な素子特性および高い信頼性を有する半導体レーザ素子を再現性よく安定して製造することが可能となる。

【0060】

なお、図1の半導体レーザ素子においては、低温バッファ層が AlGaIn から構成されているが、低温バッファ層の組成はこれに限定されるものではない。 GaIn からなる低温バッファ層を形成する場合および AlIn からなる低温バッファ層を形成する場合においても、低温バッファ層の成長速度を上記のように大きくすることにより、 AlGaIn バッファ層を形成した上記の場合と同様の効果が得られる。

【0061】

また、上記においては低温バッファ層2の膜厚を 140 \AA としているが、低温

バッファ層 2 の膜厚はこれに限定されるものではない。低温バッファ層 2 の膜厚は 5 0 ~ 3 0 0 Å であればよく、さらに望ましくは 1 0 0 ~ 2 0 0 Å である。

【 0 0 6 2 】

また、上記においては低温バッファ層 2 の成長時の基板温度を 6 0 0 °C としているが、低温バッファ層 2 の成長時の基板温度はこれに限定されるものではない。低温バッファ層 2 の成長時の基板温度は 5 0 0 ~ 7 0 0 °C であればよく、さらに望ましくは 5 5 0 °C ~ 6 5 0 °C である。

【 0 0 6 3 】

また、低温バッファ層 2 以外の各層 3 ~ 1 1 の組成は上記に限定されるものではない。アルミニウム、ガリウム、インジウム、ホウ素およびタリウムの少なくとも 1 つを含む窒化物系半導体から構成されていれば、各層 3 ~ 1 1 の組成は上記以外であってもよい。

【 0 0 6 4 】

また、上記においては半導体レーザ素子がサファイア基板 1 を備える場合について説明したが、サファイア基板以外に、 SiC 、 MgAl_2O_4 、 MgO 、 ZnO 等からなる基板を用いてもよい。この場合においても上記と同様の効果が得られる。

【 0 0 6 5 】

また、上記においては各層 2 ~ 1 1 を MOCVD 法により成長させる場合について説明したが、これ以外の結晶成長方法、例えば MBE 法（分子線エピタキシー法）等により各層 2 ~ 1 1 を成長させてもよい。この場合においても上記と同様の効果が得られる。

【 0 0 6 6 】

さらに、上記においては、基板上に n 型半導体層および p 型半導体層がこの順で形成される場合について説明したが、基板上に p 型半導体層および n 型半導体層がこの順で形成されてもよい。

【 0 0 6 7 】

なお、上記においては、本発明を半導体レーザ素子に適用する場合について説明したが、発光ダイオード等の半導体レーザ素子以外の半導体発光素子に本発明

を適用してもよく、あるいは、半導体発光素子以外の半導体素子に本発明を適用してもよい。

【図面の簡単な説明】

【図 1】

本発明に係る窒化物系半導体素子の製造方法により製造された窒化物系半導体レーザ素子を示す模式的な断面図である。

【図 2】

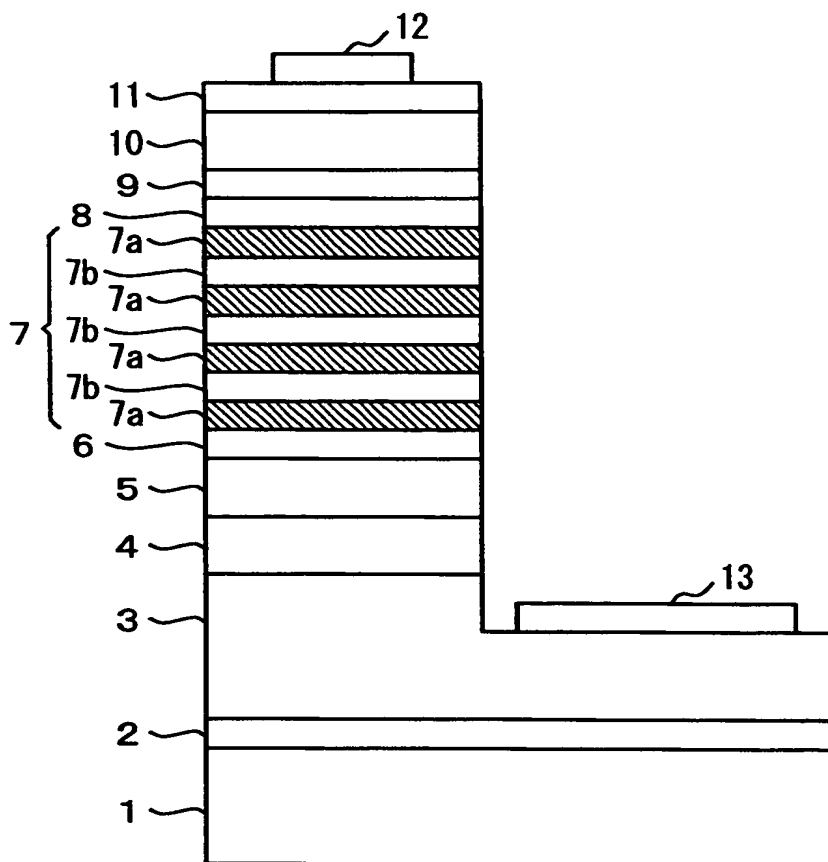
低温バッファ層の成長速度と低温バッファ層上に形成された G a N 半導体層の結晶性との関係を示す図である。

【符号の説明】

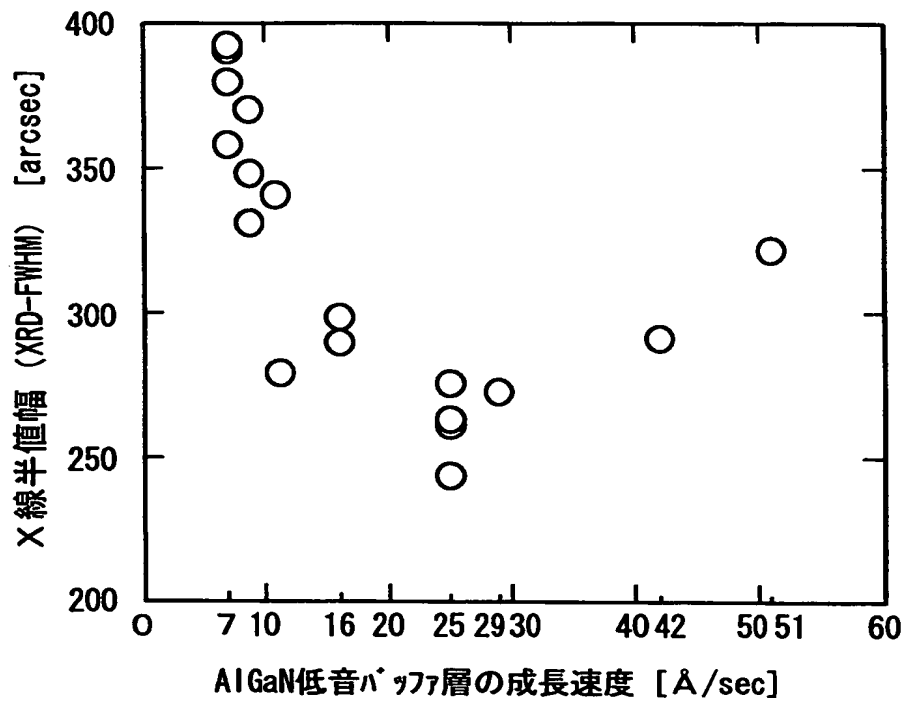
- 1 サファイア基板
- 2 低温バッファ層
- 3 n-G a N 層
- 4 クラック防止層
- 5 n-クラッド層
- 6 n-ガイド層
- 7 MQW 活性層
- 8 p-キャリアブロック層
- 9 p-ガイド層
- 10 p-クラッド層
- 11 p-コンタクト層

【書類名】 図面

【図 1】



【図 2】



【書類名】 要約書

【要約】

【課題】 高品質な窒化物系半導体層を有し良好な素子特性および高い信頼性を有する窒化物系半導体素子を再現性よく安定して製造することが可能な窒化物系半導体素子の製造方法を提供することである。

【解決手段】 半導体レーザ素子の作製時には、サファイア基板 1 上に、 $25 \sim 30 \text{ \AA} / \text{sec}$ の成長速度で低温バッファ層 2 を成長させる。この低温バッファ層 2 上に、 $n\text{-GaN}$ 層 3、クラック防止層 4、 $n\text{-クラッド}$ 層 5、 $n\text{-ガイド}$ 層 6、MQW 活性層 7、 $p\text{-キャリアブロック}$ 層 8、 $p\text{-ガイド}$ 層 9、 $p\text{-クラッド}$ 層 10 および $p\text{-コンタクト}$ 層 11 を順に成長させる。このような大きな成長速度で低温バッファ層 2 を成長させることにより、再現性よく安定して良好な低温バッファ層 2 を得ることができる。それにより、各層 3 ～ 11 において再現性よく安定して良好な結晶性および電気特性が実現できる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号
氏 名 三洋電機株式会社